

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-111411

(43)Date of publication of application : 30.04.1996

(51)Int.Cl.

H01L 21/316

C01G 1/02

C30B 29/30

G02F 1/05

G02F 1/11

(21)Application number : 07-051618

(71)Applicant : SHARP CORP

(22)Date of filing : 10.03.1995

(72)Inventor : SESHU BII DESUU
TEINKAI KEI RI

(30)Priority

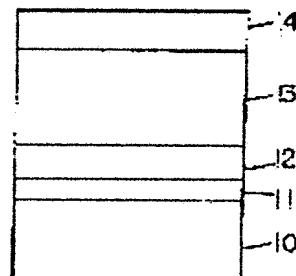
Priority number : 94 300177 Priority date : 02.09.1994 Priority country : US

(54) MANUFACTURING FOR FERROELECTRIC THIN FILM

(57)Abstract:

PURPOSE: To provide a ferroelectric thin film without including a material vaporized at a low temperature, by using a mixed material of alkoxide, carboxylate, acetylacetonate or a combination of these materials in a layered oxide structure.

CONSTITUTION: A mixture of alkoxide, carboxylate, acetylacetonate or a combination of these materials in a layered oxide structure is used with a solvent to prepare a precursor solution. The precursor is applied to a face of a substrate 10 to form a thin film, and the substrate 10 is baked in a given time to remove the solvent from the thin film. The substrate 10 with the thin film is heated to form a crystalized thin-film oxide material 13 with a layered structure. Then, a ferroelectric thin film made of oxide material with a layer structure that doesn't include a material vaporized at low temperatures can be obtained. In a non-volatile memory, a fatigue problem, and a deterioration problem depended on time, such as dielectric breakdown or aging, can be prevented.



LEGAL STATUS

[Date of request for examination] 25.12.1998

[Date of sending the examiner's decision of rejection] 25.07.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] How to deposit the thin film which consists of a ferroelectric layer structure oxide on a substrate by the chemistry solution deposition characterized by providing the following. Mixture of the metallic element of an alkoxide, carboxylate, acetylacetonate, or the layer structure oxide that is the configuration of such combination. The process which prepares the precursor solution containing a solvent. The process which gives this precursor solution on this substrate, and forms a thin film. This film.

[Claim 2] at least one of the compounds which the aforementioned ferroelectric layer structure oxide shows below -- it is -- $\text{AnBi}_3\text{Ti}_{n+1}\text{RO}_{3n+9}\text{ABi}_2\text{R}_2\text{O}_9\text{Bi}_{2n+2}\text{Ti}_4-\text{nO}_{12-\text{n}}\text{An}+1\text{Bi}_4\text{Ti}_{n+4}\text{O}_{15+3n}$ -- here -- A -- calcium, Pb, Sr, or Ba -- it is -- R -- Nb or Ta -- it is -- and n = -- the method according to claim 1 of being 0 or 1

[Claim 3] The way according to claim 2 the ratio to Nb of Ta is about 0.4.

[Claim 4] The semiconductor with which the aforementioned substrate consists of at least one of Si, Si of SiO_2 covering, or the GaAs(es), sapphire, ZrO_2 , MgO, SrTiO_3 and BaTiO_3 or the single crystal insulator with which it consists of at least one of the PbTiO_3 , and the method according to claim 1 of being at least one of the complicated integrated circuits.

[Claim 5] Manufacture of the aforementioned precursor is the method according to claim 1 of including a hydrolysis process and a condensation process.

[Claim 6] The aforementioned solvent is the method according to claim 1 of being at least one of alcohol, an aromatic hydrocarbon, and the ester.

[Claim 7] The aforementioned precursor is the method according to claim 1 of carrying out amount content only with 80 superfluous% from 1% about one or more metallic elements of the aforementioned layer structure oxide.

[Claim 8] The method according to claim 4 of giving the aforementioned precursor to the aforementioned substrate using at least one of a spin coat process, a dipping process, a spray process, or the application processes.

[Claim 9] The aforementioned baking is a method according to claim 1 performed at the temperature between 50 degrees C and 250 degrees C.

[Claim 10] The aforementioned heating is a method according to claim 1 performed at the temperature between 500 degrees C and 850 degrees C.

[Claim 11] The method according to claim 1 by which the aforementioned heating is performed in air or controlled atmosphere which consists of at least one of oxygen, nitrogen, an argon, or the other inert gas.

[Claim 12] the above -- the way according to claim 1 fixed time is from 1 second before 20 hours

[Claim 13] The aforementioned layer structure matter belongs to the solid solution of $\text{SrBi}_2(\text{TaxNb}_{2-x})\text{O}_9$ ($0 < x < 2$). the aforementioned precursor Strontium-2-ethylhexanoate ($\text{Sr}(\text{C}_7\text{H}_{15}\text{COO})_2$, about 99.8%), Bismuth-2-ethylhexanoate with 50 superfluous% ($\text{Bi}(\text{C}_7\text{H}_{15}\text{COO})_3$, about 99%), Tantalum ethoxide ($\text{Ta}(\text{OC}_2\text{H}_5)_5$, about 99.95%), niobium ethoxide ($\text{Nb}(\text{OC}_2\text{H}_5)_5$, about 99.95%) and 2-ethyl hexanoic acid ($\text{C}_7\text{H}_{15}\text{COOH}$) It is about 99%, the aforementioned solvent is a xylene, and the aforementioned substrate is Si/ SiO_2 /Ti/Pt. It is the way according to claim 1 the aforementioned process which gives this precursor to this substrate is the spin coat method, the aforementioned burning temperature is 250 degrees C, the aforementioned firing time is 3 minutes, the aforementioned heating temperature is 750 degrees C, and the aforementioned heating time is 1 hour.

[Claim 14] The fatigue speed of the aforementioned ferroelectric thin film is slow, and it is a method according to claim 13 with few amounts of the leakage current.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the method of manufacturing this oxide using the chemical-solution processing based on processes, such as organic-metal decomposition and sol gel, in relation to the ferroelectric layer structure oxide of a thin film gestalt. Such an element is applied to ferroelectric equipments, such as a capacitor, non-volatilized memory, a sensor, a display, and a transducer.

[0002]

[Description of the Prior Art] The ferroelectric matter can be characterized [first] by having spontaneous polarization, and the direction of polarization can be reversed by electric field. In addition to it, these matter presents the peculiar dielectric characteristics applied to a variety of equipments, such as a capacitor, a dielectric resonator, a heat sensor, a transducer, an actuator, non-volatilized memory, an optical waveguide, and a display, a pyroelectric property, a piezo-electric property, and an electro-optics property. however -- in order to apply to such various equipments -- the ferroelectric matter -- a thin film gestalt -- manufacturing -- it -- the above -- it is effective to utilize various properties and to increase the flexibility of a design of such a diaphragm structure

[0003] Since attaining the bulk property of a ferroelectric in a thin film gestalt is called for in order to apply to various equipments, it is necessary to use the deposition technology which can optimize the various properties which thin films, such as a stoichiometry, degree of crystallinity, density, a microstructure, and crystal orientation, present. although various deposition technology by present is used, a film is grown up after controlling various properties by the bottom of low-temperature conditions comparatively -- in order for technology to be still in the stage on the way of research, therefore to attain this purpose, some technology is being developed at present Generally, thin film deposition technology can roughly be classified into the following two categories. Namely, (1) physics vapor growth (PVD) and (2) chemical process (see "The Materials Science of Thin Films", Milton Ohring, Academic Press, 1992; S.L.Swartz, IEEE Transactions on Electrical Insulation, 25 (5), 1990, 935; S.B.Krupanidhi, J.Vac.Sci.Technol.A, 10 (4), 1992, and 1569). This chemical process is classified into two more subgroups. That is, it is the wet chemical process which includes sol gel and organic-metal decomposition (Metalorganic Decomposition: MOD) in a chemical vapor deposition (CVD) and a row. The ferroelectric thin film deposition method most generally in PVD technology used, They are electron ray vacuum evaporatio, rf diode sputtering, rf magnetron sputtering, dc magnetron sputtering, ion beam sputtering, a molecular beam epitaxy, and laser ablation. If PVD technology is used, various advantages that purity is high and it is compatible with a semiconductor integrated circuit process by the dry process will be acquired, but on the other hand these processes have a low throughput, the rate of sedimentation is slow, and stoichiometry-control is difficult, and it is necessary to perform the annealing process after deposition at an elevated temperature and, and has the fault that the costs of equipment are high. Moreover, according to CVD technology, the film excellent in homogeneity is obtained, composition control is easy, both the membranous densities and rates of sedimentation are high, it excels in level difference covering nature, and various advantages that a large-scale process is possible are acquired. However, selection of a suitable precursor is a very important problem. And especially the chemical operation included in this process (for example, organic metal CVD) when accompanied by complicated composition peculiar to the ferroelectric matter has a very complicated thing.

[0004] In recent years, the chemistry solution depositing method which includes an organic-metal decomposition (MOD) process and a sol gel process is greatly capturing the spotlight as the manufacture method of the thin film to the substrate top from which plurality differs, or a paint film. The sol gel process and the MOD process have spread as thin film deposition technology because those processes are simple. According to those processes, a film with uniform molecule level is obtained on a scale of an atom in a multicomponent system, a throughput is high, and as long as an organometallic compound different, respectively dissolves into the usual suitable organic solvent, it excels in composition control, and since a film can be manufactured under the ordinary temperature and ordinary pressure which a vacuum moreover does not need, the advantage that main costs are also cheap is acquired.

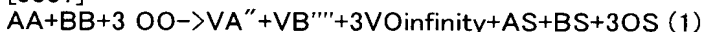
[0005] Although a pyroelectricity detector, an ultrasonic sensor, a surface acoustic wave device, and some electro-optics elements are mentioned by the technology based on a chemistry solution now as ferroelectric equipment with which manufacture and development are furthered that the effect should be proved, it is the greatest stimulus to the research activities of a ferroelectric thin film in recent years. It is the big need to commercialization of non-volatilized memory. As mentioned above, the ferroelectric matter is characterized by having the spontaneous polarization which can be reversed by reversing impression electric field. Polarization in this matter shows a hysteresis by the impressed electric field. That is, in zero electric

field, as shown in drawing 1, two stable equivalent polarization states, +Pr, or -Pr exists. Since it has such a feature, the bistable element which has electrically the ferroelectric capacitor (metal-ferroelectric-metal) structure which can be reversed is realized. It is possible to encode either of these two states as "1" or "0" in a computer memory, and since impression of the electric field (power) from the outside for maintaining this state of an element is not needed, it can be considered that this element is a non-volatile memory device. In order to change this state of an element, the threshold electric field (anti-electric field) exceeding +Ec or -Ec are required. In order to reduce required applied voltage, you have to thin-film-ize the ferroelectric matter. A nonvolatile RAM element is obtained for the first time by accumulating a ferroelectric thin film capacitor into the present VLSI (J. refer to F. Scott and Science by C.A.Paz de Araujo, 246, (1989), and 1400-1405). A ferroelectric RAM (FRAM) has various advantages that early and operating voltage are [switching speed] low (less than [5V]), and moreover it is [an operational temperature range is wide and] excellent in a radiation resistance, nonvolatile. Since a ferroelectric thin film, an electrode, and a passivation layer can be deposited within the small equipment arranged independently further again, it is not necessary to also add any change to VLSI manufacture of Si by the present online system, or GaAs. Theoretically, finally FRAM can be used instead of the static RAM (SRAM) in a cache memory, the dynamic RAM (DRAM) in main system memory, and EEPROM in a lookup table (electricallyerasable programmable read only memories).

[0006]

[Problem(s) to be Solved by the Invention] Although there is big potential possibility in nonvolatile RAM by using a ferroelectric thin film, what has barred commercialization is that degradation problems, such as fatigue which has a bad influence on the life of ferroelectric equipment, the leakage current, and aging, are serious. The common cause of degrading the property of a ferroelectricity oxide is that defects, such as an oxygen hole, exist in the matter. About the problem of fatigue, you should care about that the polarizability falls as the polarization state of a ferroelectric is reversed repeatedly, the cause (it Desu(s) I. -- K.Yoo and S.B. --) which fatigue generates Mat.Sci.and Eng., B13, (1992), 319; I.K.Yoo and S.B.Desu, Phys.Stat.Sol., a133, (1992), 565; I.K.Yoo and S.B.Desu, J.Int.Mat.Sys., 4 (1993), 490; S.B.Desu, and I.K.Yoo, J. The relative movement of an oxygen hole and that the trap of them is carried out [both] to an electrode / ferroelectric interface (and/or, the grain boundary and a domain boundary) have reference in Electrochem.Soc., 140, (1993), and L133. It generates during processing of a ferroelectric (it had desired ferroelectric phase) film, and these defects can be classified into two, an endogenicity defect and an exogenous defect. An exogenous defect is an impurity mixed into a film during processing, and is an impurity controllable by controlling process environment. An endogenicity defect can be classified into the following two types. That is, it is two, the defect which is maintaining stoichiometries, such as the (a) Schottky defect, and the defect to which the stoichiometry in (b) matter is changed. The case where $\text{PbZr}_{1-x}\text{Ti}_x\text{O}_3$ (PZT) which is the ferroelectric thin film material to which research is most extensively advanced as an example in which such a defect is formed that it should apply to non-volatilized memory is used is mentioned. The Schottky defect in perovskite (ABO_3) ferroelectrics, such as PZT, is expressed by the following semi- chemical reaction formulae (based on a Kroger-Vink notation).

[0007]



Here, AA, BB, and OO express the site which A, B, and O occupy, respectively, and VA'' , VB''' , and $\text{VO}_{\text{infinity}}$ express the hole of A, B, and O atom, and AS, BS, and OS express each Schottky defect. The hole formed as a typical example of the defect to which a stoichiometry is changed in order that one or more volatile composition elements may evaporate in the quality of a multicomponent system oxide is mentioned. In PZT, it is required in order for processing at the temperature exceeding 600 degrees C also at the lowest to form a ferroelectric perovskite phase. However, in order to already begin to evaporate a PbO component at the low temperature of 550 degrees C, as shown in the following formulas as a result, oxygen hole and a lead hole are formed.

[0008]



An endogenicity defect is generated by the stress generated within a film during switching of a ferroelectric domain again. It is shown quantitatively that the trap of these holes to relative movement of these oxygen holes, and an electrode / ferroelectric interface (and/or, the grain boundary and a domain boundary) is the important factor which brings about degradation of a ferroelectricity oxide (S. refer to J.Electrochem.Soc. by B.Desu and I.K.Yoo, 140, (1993), and L133). In order to explain this point, the case where defatigation occurs can be carried out to reference. As mentioned above, the defatigation in a ferroelectric thin film is the fall of polarization produced as the number of times which polarization reverses increases. Under the a.c. electric field (it is required in order to generate reversal of polarization) impressed from the outside, an oxygen hole tends to move toward the interface as a result of the instability of an electrode / ferroelectric interface. Finally, the trap of these defects is carried out to an interface, and a structural damage is given. For this reason, a result to which polarization in the matter falls is brought.

[0009]

In order to conquer the problem of defatigation or other degradation, two possible solutions are considered. The first solution is reducing the inclination which carries out a trap by changing the property of the interface of an electrode/ferroelectric. It is used in order that the multilayer electrode structure equipped with ceramic electrodes, such as RuO_2 which can minimize the trap of an oxygen hole, may minimize the problem of defatigation in a ferroelectricity oxide (the [U.S. patent application] No. 08/104,861 (Multilayer Electrodes for Ferroelectric Devices, August 10, 1993 application) reference). The second solution includes control of defect density. Exogenous point defect concentration can be minimized by

reducing high impurity concentration or performing compensation of impurities. Doping of La and Nb is known by compensating a hole as technology of reducing the defatigation speed of the PZT thin film on Pt electrode (S. refer to Mat.Res.Soc.Symp. by B.Desu, D.P.Vijay, and I.K.Yoo, 335 (1994), and 53). As a policy for minimizing endogeneity defective concentration, selection of a compound with high defective formation energy and the selection of a compound which does not have a volatile component in the sub-lattice which presents a ferroelectricity are essentially mentioned, for example. Therefore, use of the ferroelectric compound which does not contain a volatile component can be mentioned as another policy for conquering the problem of defatigation or other degradation into the sub-lattice which presents a ferroelectricity again. Many layer structure ferroelectricity oxides which fulfill such adoption criteria are known.

[0010] Once, the layer structure oxide was not earnestly regarded as a candidate who can apply to a ferroelectric element. However, the attempt used as a gate material on the transistor to which Bi₄Ti₃O₁₂ which is layer structure material is applied by switching memory was made (S. refer to the 499 – 504 pages in IEEE Transactions on Electron Devices by Y.Wu, and August, 1974). However, the element was that to which it is not suitable for applying to memory since degradation is early (S. refer to Ferroelectrics by Y.Wu, 1976, and the Vol.11,379–383 page). Since it is impossible to deposit a thin film with the high quality which consists of such a material even if it is going to develop the practical element using the layer structure oxide, it is believed that the success has been obstructed.

[0011] this invention is made in view of the above-mentioned technical problem, and the place made into the purpose is to offer the reliable deposition process of manufacturing the ferroelectric thin film by the layer structure oxide.

[0012]

[Means for Solving the Problem] The manufacture method of the ferroelectric thin film by this invention is the method of depositing the thin film which consists of a ferroelectric layer structure oxide on a substrate by chemical-solution deposition. The mixture of the metallic element of an alkoxide, carboxylate, acetylacetonate, or the layer structure oxide that is the configuration of such combination, The process which prepares the precursor solution containing a solvent, and the process which gives this precursor solution on this substrate, and forms a thin film, This substrate that has the fixed process which carries out time baking and removes this solvent from this film, and this film for this substrate that has this film is heated, the process which forms a crystalline thin film layer structure oxide is included, and the above-mentioned purpose is attained by that.

[0013] at least one of the compounds which show the aforementioned ferroelectric layer structure oxide below preferably -- it is -- $AnBi_3Ti_n+1RO_{3n+9}ABi_2R_2O_9Bi_{2n+2}Ti_4-nO_{12-n}An+1Bi_4Ti_n+4O_{15+3n}$ -- here -- it is -- A -- calcium, Pb, Sr, or Ba -- it is -- R -- Nb or Ta -- it is -- and n = -- it is 0 or 1

[0014] In a certain example, the ratio to Nb of Ta is about 0.4, and it is **.

[0015] Moreover, in a certain example, the aforementioned substrate is at least one of Si, Si of SiO₂ covering or the semiconductor that consists of at least one of the GaAs(es), sapphire, ZrO₂, MgO, SrTiO₃ and BaTiO₃ or the single crystal insulator that consists of at least one of the PbTiO₃(s), and the complicated integrated circuits.

[0016] The aforementioned substrate is a metal electrode containing Pt, aluminum, Au, or Pd, and MO_x (0 < x < 2) (it is here). M -- Ru, Rh, Ir, Os, Re, or LSCO (lanthanum-strontium-cobalt salt) -- it is -- the conductive oxide electrode to contain -- The aforementioned substrate may be covered with the conductive matter containing at least one of the superconductivity nature oxides containing the conductive nitride electrode containing TiN or ZrN and YBa₂Cu₂O_{7-x}, or Bi₂Sr₂calcium₂Cu₃O₁₀.

[0017] The aforementioned substrate and the aforementioned covering film may be separated by the glue line.

[0018] In a certain example, manufacture of the aforementioned precursor includes a hydrolysis process and a condensation process.

[0019] Moreover, in a certain example, the aforementioned solvent is at least one of alcohol, an aromatic hydrocarbon, and the ester.

[0020] moreover, in a certain example, only 80% of the aforementioned precursor is superfluous in one or more metallic elements of the aforementioned layer structure oxide from 1% -- amount content is carried out

[0021] Moreover, in a certain example, the aforementioned precursor is given to the aforementioned substrate using at least one of a spin coat process, a dipping process, a spray process, or the application processes.

[0022] Moreover, in a certain example, the aforementioned baking is performed at the temperature between 50 degrees C and 250 degrees C.

[0023] Moreover, in a certain example, the aforementioned heating is performed at the temperature between 500 degrees C and 850 degrees C. Moreover, in a certain example, the aforementioned heating is performed in air or controlled atmosphere which consists of at least one of oxygen, nitrogen, an argon, or the other inert gas.

[0024] moreover, a certain example -- setting -- the above -- fixed time is from 1 second before 20 hours

[0025] In a certain example, the aforementioned layer structure matter belongs to the solid solution of SrBi₂(TaxNb_{2-x})O₉ (0 < x < 2). moreover, the aforementioned precursor Strontium-2-ethylhexanoate (Sr (C₇H₁₅COO)₂, about 99.8%), Bismuth-2-ethylhexanoate with 50 superfluous% (Bi (C₇H₁₅COO)₃, about 99%), Tantalum ethoxide (Ta (OC₂H₅)₅, about 99.95%), niobium ethoxide (Nb (OC₂H₅)₅, about 99.95%) and 2-ethyl hexanoic acid (C₇H₁₅COOH) it is about 99%, the aforementioned solvent is a xylene, and the aforementioned substrate is Si/SiO₂/Ti/Pt. The aforementioned process which gives this precursor to this

substrate is the spin coat method, the aforementioned burning temperature is 250 degrees C, the aforementioned firing time is 3 minutes, the aforementioned heating temperature is 750 degrees C, and the aforementioned heating time is 1 hour.

[0026] Moreover, in a certain example, the defatigation speed of the aforementioned ferroelectric thin film is slow, and there are few amounts of the leakage current.

[0027] Moreover, a certain example includes further the process which manufactures either a ferroelectric element, a piezo-electric-crystal element, a pyroelectric voxel child or an electro-optics element using the film by which deposition was carried out [aforementioned].

[0028] Moreover, a certain example includes further the process which manufactures a non-volatized memory device using the film by which deposition was carried out [aforementioned].

[0029] Moreover, a certain example includes further the process which manufactures a capacitor element using the film by which deposition was carried out [aforementioned].

[0030]

[Function] The manufacture method of the ferroelectric thin film by the above-mentioned this invention makes it possible to manufacture the ferroelectric thin film which does not contain the component evaporated at low temperature. The ferroelectric obtained by the manufacture method of this invention is an oxide which has the layer structure. Preferably the material of the above-mentioned layer structure oxide $\text{AnBi}_3\text{Ti}_n+1\text{RO}_3n+9$, $\text{ABi}_2\text{R}_2\text{O}_9$, and $\text{Bi}_2n+2\text{Ti}_4-n\text{O}_{12-n}$. It is $\text{An}+1\text{Bi}_4\text{Ti}_n+4\text{O}_{15+3n}$. here $\text{A}=\text{calcium, Pb, Sr or Ba}$ -- it is -- $\text{R}=\text{Nb or Ta}$ -- it is -- and $n=$ -- it is 0 or 1 (it Solids(es) E. -- J.Phys.Chem. by C.SubbaRao --) 23 (1962) 665; Arkiv Kemi by B.Aurivillius, 1 (1949) 463; J.Chem.Phys. by E.C.SabbaRao, 34 (1961) 695; Refer to G.A.Smolski, V.A.Isupov and Fiz Tverdogo Tela by A.I.Agranovskaya, and 3 (1961) 895. These compounds have false square symmetric property, and have the structure in which the unit which was similar to the perovskite between $2(\text{Bi } 2\text{O}_2)^+$ layers along with false square c axis carried out the laminating. A majority of these compounds do not contain a volatile component at all in the sub-lattice which presents spontaneous polarization. The problem of degradation, such as formation of defects, such as an oxygen hole, and defatigation by it, can be carried out in this way, and can be minimized.

[0031] The manufacture method of the ferroelectric thin film of this invention is a process based on the chemical solution. The process which compounds the precursor solution containing the mixture and the suitable solvent of the metal alkoxide of each element of the target layer structure oxide, metal carboxylate, or metal acetylacetonate, The process which gives these solutions to the substrate matter with technology, such as the spin coat method, a dipping method, a spray method, or the applying method A substrate is calcinated, the process which removes these organic substances from a precursor, and the process which performs annealing and obtains the crystalline target layer structure oxide are included, and the ferroelectric thin film which was excellent in membranous quality with that is obtained.

[0032] The substrate material used for this invention is Pt covering silicon wafer ($\text{Pt/Ti/SiO}_2/\text{Si}$), a RuO_x covering silicon wafer ($\text{RuO}_x/\text{SiO}_2/\text{Si}$), sapphire, or MgO preferably. Preferably, metallic coating in an element is Pt, MO_x (they are $\text{M}=\text{Ru, Ir, Rh, Os, etc.}$ here), YBCO (yttrium-barium-copper-acid ghost), LSCO (lanthanum-strontium-cobalt salt), and Au, Pd, aluminum or nickel. Preferably, the ratio to Nb of Ta is about 0.4. The property and reliability of a ferroelectric element improve by using such material.

[0033]

[Example] The manufacture method by the chemistry solution including a sol gel process and the MOD method is greatly capturing the spotlight as fine particles, a sphere, and the manufacture method of fiber. In recent years, this technology is extended also to manufacture of the thin film to a different substrate, or a paint film, and is used increasingly. This method is applied to the thin film containing a ferroelectric thin film, a high-temperature superconductor, a conductive film, an optical film, a protective coat, etc. The deposition process by the chemistry solution essentially consists of each process of manufacture of a precursor solution, hydrolysis, deposition in a substrate, removal of a solvent, pyrolysis, and membranous crystallization. Generally, the process for thin film deposition by the solution is classified into two, a sol gel process and an MOD process. About an MOD process, hydrolysis is not performed before pyrolysis. A sol gel process consists of final polymerizations to hydrolysis, dehydration and gel, or a film to this process only containing a membranous pyrolysis and membranous annealing. Usually, the organometallic compound used for the MOD method has oxygen as a bridge between a metal and an organic ligand. Therefore, in the case of the MOD method, while M-O-M (metal-oxygen-metal) combination is formed during pyrolysis of the organometallic compound on a substrate, in a sol gel process, M-O-M combination is generated in gel. In a sol gel process, a solution is gelled to hydrolysis and condensation of a precursor. After the process of hydrolysis, of dehydration, a polymerization advances further and an M-O-M network is formed in this way. In an MOD process, removal and the pyrolysis of a solvent are performed following deposition of the film to the substrate top from a precursor solution.

[0034] A deposition process can be attained by carrying out the spin coat of the precursor solution on a substrate, making it immersed, spraying, or applying. The film which became [that as deposits and] wet is changed into the stiff film which it was pyrolyzed and was dried with contraction of a considerable amount. During this pyrolysis, the change on physical morphologies, such as thickness, cracking, surface roughness, residual stress, and an uneven nucleation, becomes important. The damp film is changed into the dry film which consists of multiple oxides (amorphous state) after a decomposition reaction or a polycondensation reaction removes the remains organic substance. Crystallization is further attained by the sintering mechanism by which the pore in a film is crushed, and a film with high density is obtained in this way.

[0035] In performing the above process, choosing in consideration of a suitable precursor is one of the most important points. All of the properties of a precursor and a solvent, those concentration, pH value, and

viscosity are the important factor which affects the quality of the film to deposit. The ideal precursor used for a chemistry solution deposition process should have the following properties. That is, the degree of (1) metal content is high, the solubility in a (2) usual organic solvent is high, and it is stable at (3) ordinary temperature and an ordinary pressure, (4) evaporation or pyrolyzing are possible, without dissolving, the film (5) Obtained is not polluted with the organic substance of a precursor, and the case of (6) multicomponent system oxide also has compatibility between each precursor, and it should not have (7) toxicity. However, all these criteria cannot be fulfilled simultaneously. For example, although solubility usually increases as the chain length of an organic ligand increases, the degree of metal content falls. Therefore, in case a precursor is chosen, you have to find out a compromise to these requirements. Fundamentally, the precursor used for a chemistry solution process is classified into three classes different, respectively. That is, they are (1) metal alkoxide $M(OR)_x$, (2) metal carboxylate $M(OOCR)_x$, and (3) metal acetylacetonate $M(C_5H_7O_2)_x$. M is a metal, and R is an alkyl group here, and x is a metaled atomic value. A metal alkoxide is usually used for a sol gel process, and, on the other hand, an MOD process uses carboxylate.

[0036] The process using the method based on a solution is just developed for manufacture of a ferroelectric thin film recently (see Swartz, S.L., IEEE Transactions on Electrical Insulation, 25, 5, and 1990). Many of researches on solution processing of a ferroelectric it has been made to perovskite ferroelectrics, such as $PbTiO_3$, $TiO(Pb, La)_3$, and $Pb(Zr, Ti)_3O_3$, (it Budd(s) KD. --) S.K.Dey and D.A.Payne, Br.Ceram.Proc., 36, 1985, 107; R.A.Lipeles, D.J.Coleman, and M.S.Leung, Mat.Res.Soc.Symp.Proc., 73, 1986, 665; G.Yi and Z.Wu, and M.Sayer, J.Appl.Phys., 64 (5), 1988, 2717; S.L.Swartz, P.J.Melling, and C.S.Grant, Mat.Res.Soc.Symp.Proc., 152, 1989, 227-232; Refer to G.H.Haertling, J.Vac.Sci.Technol., A9 (3), 1991, and 414 in a row. However, manufacture of the layer structure ferroelectric thin film by this method was not successful. this invention offers the manufacture method of a ferroelectric layer structure oxide thin film. The specific embodiment (namely, MOD and a spin coat) of this invention which describes the effectiveness of the process of this invention of manufacturing a ferroelectric layer structure oxide thin film, in relation to manufacture of the specific ferroelectric element (namely, ferroelectric capacitor applied to non-volatilized memory) using the ferroelectric layer structure matter (namely, solid solution of $SrBi_2Ta_2O_9$ - $SrBi_2Nb_2O_9$) of a specific class proves. I want not to pass over the specific embodiment of this invention shown in an attached drawing row in this specification in the example to the last, but to emphasize that it should not be interpreted as what limits invention stated to the claim.

[0037] Drawing 2 is the ** type view showing the ferroelectric capacitor whose ferroelectric matter is a layer structure oxide. A ferroelectric capacitor is formed on the top face of the substrate material 10 which can use 2 silicon-oxide layers by which the laminating was carried out on silicon and the silicon chip, gallium arsenide, MgO, sapphire, etc. Of course, a substrate 10 can be made into the multilayer structure which has the various circuit elements formed on the silicon chip which has 2 silicon-oxide layers, a polysilicon contest layer, the silicon layer by which the ion implantation was carried out, and can form a complicated integrated circuit by it. On the top face of a substrate 10, the thin lower electrode layer 12 is deposited using either a standard PVD process or the chemical process for thin film deposition mentioned above. Superconductivity nature oxides, such as conductive nitrides, such as conductive oxides (being here $M=Ru, Rh, Ir$ and Os , or Re), such as metals, such as Pt, Au , aluminum, or Pd , and MO_x ($0 < x < 2$), and TiN, ZrN , or $YBa_2Cu_3O_{7-x}$, and $Bi_2Sr_2CaCu_2O_{10}$, can be used for the material of a lower electrode. When required, the middle glue line 11 can be formed and the degree of adhesion between the lower electrode 12 and the substrate material 10 can be improved. For example, in depositing Pt on Si/SiO_2 substrate, in order to raise the degree of adhesion of Pt and SiO_2 , it prepares thin Ti interlayer. Then, the ferroelectric matter 13 which is a layer structure oxide is deposited on the lower electrode 12 according to the process of this invention mentioned later. After the material of the up electrode 14 forms a direct electrode on a required field, or once deposits this material on the whole ferroelectric film surface and masks appropriately by depositing through a shadow mask after that, it forms some capacitors on a wafer by using either of the standard VLSI etching processes, such as reactive ion etching, wet etching, ion milling, and plasma etching, and *****ing. The material of the up electrode 14 may be the same as that of what was used for the lower electrode 12 also here, or what combined them is sufficient as it. When required, as shown in drawing 3, between the ferroelectric layer 13 and the lower electrode 12 and between the ferroelectric layer 13 and the up electrode 14, buffer layers 15 and 16 can be added, respectively, and can also carry out a laminating.

[0038] In the specific embodiment of this invention, the starting material was prepared using the organic-metal decomposition (MOD) process, and the solution was applied on the $Si/SiO_2/Ti/Pt$ substrate using the spin coat process. This substrate was chosen because it had spread through non-volatilized RAMs. The 2 $(Ta_xNb_{2-x})OSrBi_9$ solid solution which has composition of $x=0-2$ for this purpose was chosen as a layer structure oxide. As a precursor for manufacturing the thin film which consists of these compounds, strontium-2-ethylhexanoate ($Sr(C_7H_{15}COO)_2$, 99.8%), Bismuth-2-ethylhexanoate ($Bi(C_7H_{15}COO)_3$, 99%), The xylene was used as a solvent using tantalum ethoxide ($Ta(OC_2H_5)_5$, 99.95%), niobium ethoxide ($Nb(OC_2H_5)_5$, 99.95%), and 2-ethyl hexanoic acid ($C_7H_{15}COOH$, 99%). The flow chart for preparing these starting materials is shown in drawing 4.

[0039] Based on the mole percent of the metal in a final compound, this process was started by measuring the required weight of a precursor about each metal. When using in a certain case, for example, a bismuth precursor, in order to compensate evaporation of the bismuthic-acid ghost under pyrolysis, the precursor of a superfluous weight was added. 2-ethyl hexanoic acid was added, Ta ethoxide and Nb ethoxide were changed into ethylhexanoate, and the solubility to the strontium ethylhexanoate and bismuth ethylhexanoate of these precursors was raised. Only amount sufficient in tantalum ethoxide and niobium ethoxide completed this conversion for this acid. The weight/volume of the solvent (xylene) to add were defined according to

the required concentration of the precursor of a culmination. As a solvent, an aromatic hydrocarbon, alcohol, and ester, such as a xylene, can be used. At the 1st process (see [drawing 4](#)), the tantalum ethoxide and niobium ethoxide of the specified quantity were added to 2-ethyl hexanoic acid of the amount measured beforehand. This solution was stirred for 30 minutes at 100–120 degrees C, and the conversion to metal hexanoate from metal ethoxide was attained. The strontium-2-ethylhexanoate of the amount of stoichiometries was added after cooling, and this solution was stirred for 30 minutes at 125–140 degrees C. Then, the bismuth-2-ethylhexanoate precursor was added. It became clear that good strong dielectric characteristics are given to a film as adding a precursor with 50 superfluous% so that this section might describe later. 10 – 20 hours stirred the obtained solution at 130–150 degrees C, and the perfect miscibility of the above-mentioned precursor was checked. Then, this mixture was filtered using the 0.45-micrometer filter, and the particle of all the kinds that may exist as an impurity in a solution was removed. The xylene which is a solvent was added into this condensed precursor solution, and concentration of this solution was carried out [l.] in 0.1 mols /.

[0040] Then, the thin film which consists of these solid solutions was prepared by carrying out the spin coat of the 0.1-mol [l.] solution to up to 3 inches Si/SiO₂ / Ti/Pt wafer. The thickness formed for every coat is controlled by this process by the concentration, the rotational speed, and the turnover time of a precursor. Moreover, it can carry out by the ability repeating a spin coat and a baking process several times, and desired thickness can also be obtained. In this specific embodiment, the globule of a precursor solution was dropped at the substrate rotated at the rate of 1500 to 2000 rotation (rpm) per minute. The wafer was rotated for a total of 20 – 40 seconds by ordinary temperature and the ordinary pressure. Then, this wafer was calcinated for 1 – 3 minutes at 220–250 degrees C, and the organic substance was certainly removed from these films. This spin coat and baking process were repeated several times, it carried out and the film which has different thickness was obtained. Such thickness was separately determined by the scanning electron microscopy (SEM) and the angle good variations light ellipsometry method (VASE). The thickness of 2OSrBi₂Ta₉ (SBT) film obtained by performing various spin coat and baking cycles as an example and 2OSrBi₂Nb₉ (SBN) film is shown in Table 1 and 2. Then, the wafer which contains these thin films using 3 hours and the conventional tube type furnace at the temperature of 750 degrees C was annealed under oxygen atmosphere. This heat treatment removed the solvent and composition element of all kinds in a film, and the film with high density was generated. This annealing process went to the well of membranous crystallization. Crystallization in this process is attained by the sintering mechanism by which the pore in a film is crushed, is carried out in this way, and a film with high density is obtained. You may perform this heat treatment process in air or nitrogen, an argon, or other inert gas.

[0041]

[Table 1]

処理	1回	2回	3回	4回	5回	方法
厚さ	1094	2085	3403	4150	5254	VASE
Å		2000	3000	4000	5000	SEM

[0042]

[Table 2]

処理	1回	2回	3回	5回	方法
厚さ	860	2190	2730	4750	VASE
Å		2000	3000	5000	SEM

[0043] The microstructure of a ferroelectric film, composition, and a crystal phase are decisive elements which control the property of an element. Therefore, the property of 2 (TaxNb_{2-x})OSrBi₉ (SBTN) film deposited on the Si/SiO₂/Ti/Pt substrate First about each of the optical property, a microstructure, composition, and a crystal phase a spectrum -- the ellipsometry method, a scanning-electron-microscope (SEM) method, x linear-light electron-spectroscopy (XPS) method, and an energy-dispersion type -- a spectrum (EDS) -- it determined by using methods, such as a method and the x line diffracting (XRD) method The membranous thickness and the membranous optical constant which were deposited were determined using the angle good variations light ellipsometry method. An ellipsometry angle delta and PUSA1 were measured as a function of the wavelength (250nm – 1000nm) in the incident angle of 70 degrees, 75 degrees, and 80 degrees. Cauchy's dispersion relation was presumed and it used for calculating the refractive index of thickness and a film. The plot of the refractive index as a function of the wavelength to the SBT film and SBN film which annealed at 750 degrees C for 3 hours, and a quenching coefficient is shown in [drawing 5](#) and [drawing 6](#). The thickness of these films was determined as about 200nm. Since the obtained refractive index was close to the refractive index which the corresponding bulk compound observed, it shows very good film pack density. This was further checked by observing a membranous surface morphology using the scanning electron microscopy. [Drawing 7](#) and [drawing 8](#) show the example of a type of the SEM microphotography obtained from the SBT film and SBN film which annealed at 750 degrees C for 3 hours, respectively. There was no crack in these films, it was high-density and the microstructure with uniform molecule level was shown. The average grain size of the SBT film which annealed under the

above conditions, and a SBN film was about 0.2 micrometers. Composition of these films was determined using the EDS method (membranous bulk) and the XPS method (membranous front face). A bismuth with 50 superfluous% is added and the result obtained on the SBT film which annealed at the temperature of 750 degrees C for 3 hours is shown in Table 3. Between the composition expected to be the obtained results, sufficient coincidence is obtained so that clearly from these results. This is one of the main advantages which uses an MOD process for deposition of a multicomponent system film. Final composition of these films is closely concerned with the amount of stoichiometries and stoichiometry property of a precursor. The starting material used in this specific embodiment is fully satisfying the requirements on composition control

[0044]

[Table 3]

組成 原子濃度 %	Sr	Bi	Ta
式量	16.7	50	33.3
EDSの値			
750 °C	16.73	49.49	33.79
ESCAの値			
750 °C	18.82	45.89	35.30

[0045] It analyzed by X-ray diffraction and the phase formed under such deposition conditions was determined. Drawing 9 shows the diffraction pattern obtained from the SBT film which annealed for 3 hours at 400 degrees C, 600 degrees C, 650 degrees C, and 750 degrees C. These films that annealed at 400 degrees C were amorphous so that this XRD data might show. It started at the temperature near 600 degrees C, and formation of a crystal phase was completed at the temperature near 750 degrees C. The film which annealed at 750 degrees C shows ((115), (200), (00 and 10), 220) and (20-10) (315) the strong diffraction peak of a field so that it can observe from this data. When an annealing temperature is 750 degrees C, the film obtained by annealing for 3 hours and the same film are obtained by annealing for 1 hour.

[0046] Finally, membranous strong dielectric characteristics and a degradation property determine membranous practical applicability. In this specific embodiment, the applicability to the non-volatilized memory of a ferroelectric capacitor was examined. The hysteresis characteristic of the film equipped with Pt electrode was measured using the standard radiographic66A ferroelectric testing device (product made from radian technology). The up electrode was deposited on the 2.1x10 to 4 cm area 2 by RF sputtering using the shadow mask. Drawing 10 shows the hysteresis characteristic at the time of voltage 5V impression of a SBN film. The hysteresis loop is fully saturated with this voltage, and acquired 2Pr value of 9microC/cm2. The fatigue test to these films was performed using the 5V square wave a.c. signal with a frequency of 1MHz inputted from the pulse generator. Drawing 11 shows the result of the fatigue test performed up to 109 cycle. After these films' not showing fatigue at all until they perform this cycle, but performing 109 cycle, loss of polarization is the value which can be passed over which and disregarded to only 4%. As shown in drawing 12, this was checked by measuring the hysteresis characteristic of the film after performing a fatigue test. The hysteresis characteristic of these films is similar, after carrying out, before performing a fatigue test. The value of the leakage current density to these films was measured as a function of applied voltage. When the voltage of 5V was impressed, these films showed the leakage current density of 2x10-8 A/cm2.

[0047] These results show clearly that the layer structure oxide by this invention is farther [than the matter manufactured with the advanced technology] excellent. According to the process of this invention, the new method of manufacturing the layer structure oxide thin film which has a high quality ferroelectricity can be offered, so that it is applicable to an element. As mentioned above, the specific embodiment indicated while referring to the drawing should not be interpreted as what limits invention indicated to an attached claim for the purpose of instantiation to the last. For example, the process of this invention can be used also for manufacture of the thin film by the high quality layer structure oxide for applying to a ferroelectric nonvolatile RAM. For other uses for piezoelectric, pyroelectricity, electro-optics-equipment, etc., this process can be applied, in order to manufacture these matter. This process can be applied in order to make the structure (it is the thing of a different size and gets) except this invention having indicated specifically (capacitor) deposit these matter. Moreover, this process can be corrected and an additional process can also be performed further. However, the fundamental concept of this invention is the same also in that case.

[0048]

[Effect of the Invention] The manufacture method of the ferroelectric thin film of this invention offers the process based on a chemistry solution with the high reliability which manufactures the ferroelectric thin film which consists of a layer structure oxide which does not contain the component which is easy to evaporate at low temperature. Therefore, it becomes possible to conquer the problem of degradation, such as dielectric

breakdown of the fatigue in non-volatilized memory, and time dependency, and aging, by using the ferroelectric thin film obtained by the manufacture method of this invention.

[0049] The ferroelectric thin film obtained by the manufacture method of this invention has the outstanding property and outstanding reliability, and can apply them to various elements, such as a capacitor, a non-volatilized memory device, a pyroelectric infrared sensor, an optical display device, an optical switch, a piezo-electric transducer, and a surface acoustic wave device.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the typical hysteresis loop of the ferroelectric matter.

[Drawing 2] It is the ** type view showing a typical ferroelectric capacitor.

[Drawing 3] It is the ** type view showing the ferroelectric capacitor equipped with the buffer layer.

[Drawing 4] It is the ** type view showing the flow chart for preparing $2(\text{TaxNb}_{2-x})\text{OSrBi}_9$ ($0 < x < 2$) film using the specific embodiment of this invention.

[Drawing 5] It is drawing showing the refractive index and quenching coefficient of a SBT film as a function of wavelength.

[Drawing 6] It is drawing showing the refractive index and quenching coefficient of a SBN film as a function of wavelength.

[Drawing 7] It is drawing showing the microstructure of the SBT film which annealed at 750 degrees C on Pt electrode for 3 hours.

[Drawing 8] It is drawing showing the microstructure of the SBN film which annealed at 750 degrees C on Pt electrode for 3 hours.

[Drawing 9] It is drawing showing the XRD pattern obtained on the SBT film as a function of an annealing temperature.

[Drawing 10] It is drawing showing the hysteresis characteristic of the Pt/SBN/Pt capacitor before performing a defatigation cycle.

[Drawing 11] It is drawing showing behavior of defatigation of applied-voltage 5V and a Pt/SBN/Pt capacitor with a frequency of 1MHz (bipolar square wave).

[Drawing 12] It is drawing showing the hysteresis characteristic of the Pt/SBN/Pt capacitor after performing a defatigation cycle.

[Description of Notations]

10 Substrate

11 Middle Glue Line

12 Lower Electrode Layer

13 Ferroelectric Layer

14 Up Electrode

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-111411

(43) 公開日 平成8年(1996)4月30日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/316	U			
C 0 1 G 1/02				
C 3 0 B 29/30	D	7202-4G		
G 0 2 F 1/05	5 0 1			
1/11	5 0 1			

審査請求 未請求 請求項の数14 O L (全 13 頁)

(21) 出願番号 特願平7-51618

(22) 出願日 平成7年(1995)3月10日

(31) 優先権主張番号 08/300, 177

(32) 優先日 1994年9月2日

(33) 優先権主張国 米国 (U S)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 セシュ ビー. デスー

アメリカ合衆国 バージニア 24060, プ
ラックスバーグ, マックリーン コート
3006

(72) 発明者 ティンカイ ケイ. リ

アメリカ合衆国 バージニア 24060, プ
ラックスバーグ, アパートメント 322,
ルードン ロード 301

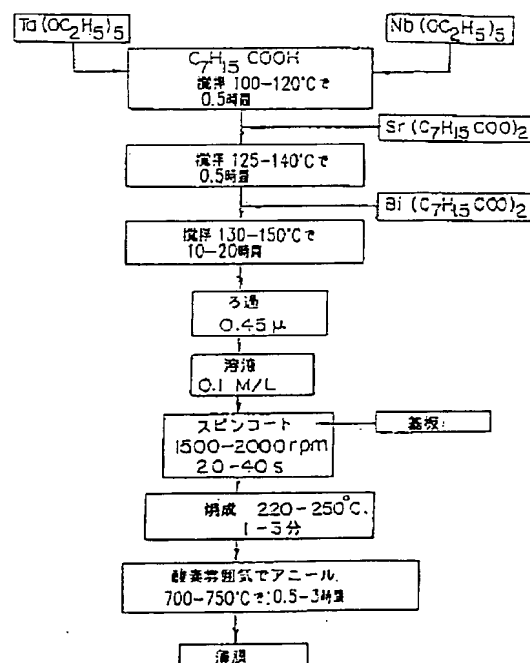
(74) 代理人 弁理士 山本 秀策

(54) 【発明の名称】 強誘電体薄膜の製造方法

(57) 【要約】

【目的】 質の高い層状構造酸化物からなる強誘電体薄膜を製造する方法を提供する。

【構成】 目的の層状構造酸化物の各元素の金属アルコキシド、金属カルボキシレート、あるいは金属アセチルアセトネートの混合物を含有する前駆体溶液を適切な溶媒中で合成する工程と、スピンコート法、ディッピング法、スプレー法、あるいは塗布法といった技術を用いて、これらの溶液を導電体、半導体、絶縁体、あるいは複雑な集積回路の基板物質上に付与する工程と、この基板を焼成し上記有機物を前駆体から除去する工程と、熱分解を行い目的の結晶性層状構造酸化物を得る工程とを包含する。



1

【特許請求の範囲】

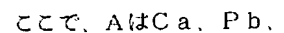
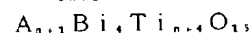
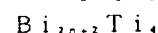
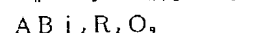
【請求項1】 化学溶液堆積により基板上に強誘電体層状構造酸化物からなる薄膜を堆積する方法であって、アルコキシド、カルボキシレート、あるいはアセチルアセトネート、またはこれらの組み合わせの形状である層状構造酸化物の金属元素の混合物と、溶媒とを含有する前駆体溶液を調製する工程と、

該前駆体溶液を該基板上に付与し、薄膜を形成する工程と、

該膜を有する該基板を一定の時間焼成し、該溶媒を該膜から除去する工程と、

該膜を有する該基板を加熱し、結晶性薄膜層状構造酸化物を形成する工程と、を包含する方法。

【請求項2】 前記強誘電体層状構造酸化物が以下に示す化合物の少なくとも一つであり、



ここで、AはCa、Pb、Sr、またはBaであり、RはNbまたはTaであり、かつn=0または1である請求項1に記載の方法。

【請求項3】 TaのNbに対する比がおよそ0.4である請求項2に記載の方法。

【請求項4】 前記基板が、Si、SiO₂被覆のSi、あるいはGaAsの少なくとも一つから構成される半導体、サファイア、ZrO₂、MgO、SrTiO₃、BaTiO₃、あるいはPbTiO₃の少なくとも一つから構成される単結晶絶縁体、および複雑な集積回路の少なくとも一つである請求項1に記載の方法。

【請求項5】 前記前駆体の調製は、加水分解プロセスおよび縮合プロセスを包含する請求項1に記載の方法。

【請求項6】 前記溶媒は、アルコール、芳香族炭化水素およびエステルの少なくとも一つである請求項1に記載の方法。

【請求項7】 前記前駆体は、前記層状構造酸化物の一つ以上の金属元素を1%から80%だけ過剰な量含有する請求項1に記載の方法。

【請求項8】 スピンコートプロセス、ディッピングプロセス、スプレープロセス、あるいは塗布プロセスの少なくとも一つを用いて前記前駆体を前記基板に付与する請求項4に記載の方法。

【請求項9】 前記焼成は、50℃から250℃の間の温度で行われる請求項1に記載の方法。

【請求項10】 前記加熱は、500℃から850℃の間の温度で行われる請求項1に記載の方法。

【請求項11】 空气中、または、酸素、窒素、アルゴン、あるいはその他の不活性ガスの少なくとも一つからなる制御された雰囲気中で前記加熱が行われる請求項1に記載の方法。

2

【請求項12】 前記一定の時間が1秒から20時間までの間である請求項1に記載の方法。

【請求項13】 前記層状構造物質はSrBi₂(Ta_xNb_{1-x})O₃ (0<x<2)の固溶体に属しており、前記前駆体は、ストロンチウム-2-エチルヘキサノエート(Sr(C₂H₅COO)₂、およそ99.8%)、50%過剰なビスマス-2-エチルヘキサノエート(Bi(C₂H₅COO)₃、およそ99%)、タンタルエトキシド(Ta(OC₂H₅)₅、およそ99.95%)、ニオブエトキシド(Nb(OC₂H₅)₅、およそ99.95%)および2-エチルヘキサノ酸(C₂H₅COOH、およそ99%)であり、前記溶媒はキシレンであり、前記基板はSi/SiO₂/Ti/Ptであり、該前駆体を該基板に付与する前記工程はスピンコート法であり、かつ前記焼成温度は250℃であり、かつ前記焼成時間は3分であり、かつ前記加熱温度は750℃であり、かつ前記加熱時間は1時間である請求項1に記載の方法。

【請求項14】 前記強誘電体薄膜の疲労速度が遅く、漏れ電流の量が少ない請求項13に記載の方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は薄膜形態の強誘電体層状構造酸化物に関連し、有機金属分解およびゾルゲルなどのプロセスに基づいた化学溶液処理を用いて同酸化物を製造する方法に関連する。このような素子は、キャパシタ、不揮発メモリ、センサ、ディスプレイ、およびトランスデューサなどの強誘電体装置に適用される。

【0002】

【従来の技術】 強誘電体物質は、自発分極を有することを第一の特徴とし、その分極方向は、電界によって反転することができる。それに加えて、これらの物質は、キャパシタ、誘電体共振器、熱センサ、トランスデューサ、アクチュエータ、不揮発メモリ、光導波路、およびディスプレイなどの多種多様な装置に適用される独特の誘電特性、焦電特性、圧電特性、および電気光学特性を呈する。しかしながら、このようなさまざまな装置に適用するためには、強誘電体物質を薄膜形態で製造し、それによって上記多様な特性を活用して、そのような薄膜構造の設計の自由度を増すことが有効である。

【0003】 さまざまな装置に適用するためには、強誘電体のバルク特性を薄膜形態において達成することが求められるので、化学量論比、結晶化度、密度、ミクロ構造、および結晶配向などの薄膜が呈する各種特性を最適化することができる堆積技術を用いることが必要となる。現在までにさまざまな堆積技術が用いられてきているが、比較的低温の条件下で各種特性を制御した上で膜を成長させる技術は今なお研究途上の段階にあり、そのため、この目的を達成するためにいくつかの技術が目下開発されつつある。一般に、薄膜堆積技術は大きく以下の二つのカテゴリーに分類することができる。即ち、

(1) 物理気相成長 (PVD) および (2) 化学的プロセス ("The Materials Science of Thin Films", Milton Ohring, Academic Press, 1992; S.L. Swartz, IEEE Transactions on Electrical Insulation, 25(5), 1990, 935; S.B. Krupanidhi, J. Vac. Sci. Technol. A, 10(4), 1992, 1569を参照)。この化学的プロセスはさらに二つのサブグループに分類される。即ち化学気相成長 (CVD)、ならびにゾルゲルおよび有機金属分解 (Metalorganic Decomposition: MOD) を包含するウェット化学プロセスである。PVD技術の中で、最も一般に用いられている強誘電体薄膜堆積方法は、電子線蒸着、rfダイオードスパッタリング、rfマグネトロンスパッタリング、dcマグネトロンスパッタリング、イオンビームスパッタリング、分子線エピタキシ、およびレーザーアブレーションである。PVD技術を用いれば、ドライプロセスで、純度が高く、かつ半導体集積回路プロセスと互換性があるというさまざまな利点が得られるが、その反面これらのプロセスは、スループットが低く、堆積速度が遅く、化学量論的制御が困難であり、堆積後のアニールプロセスを高温で行う必要があり、かつ装置の費用が高いという欠点を有する。また、CVD技術によれば、均一性に優れた膜が得られ、組成制御が容易であり、膜の密度および堆積速度が共に高く、段差被覆性に優れており、しかも大規模なプロセスが可能であるというさまざまな利点が得られる。しかしながら、適切な前駆体の選択は、非常に重要な問題である。しかも、特に強誘電体物質独特の複雑な組成を伴う場合には、このプロセス (例えば、有機金属CVD) に含まれる化学的作用は極めて複雑なことがある。

【0004】近年、有機金属分解 (MOD) プロセスおよびゾルゲルプロセスを包含する化学溶液堆積法は、複数の異なる基板上への薄膜または塗膜の製造方法として大いに注目を浴びている。薄膜堆積技術としてゾルゲルプロセスおよびMODプロセスが普及しているのは、それらのプロセスが簡略であるからである。それらのプロセスによれば、多成分系システム中に原子規模で分子レベルが均一な膜が得られ、スループットが高く、それぞれ異なる有機金属化合物が通常の適切な有機溶媒中に溶解する限り組成制御に優れており、しかも真空が必要としない常温・常圧の下で膜を製造できるので主要な費用も安いという利点が得られる。

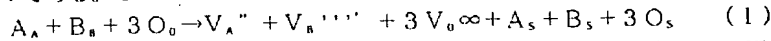
【0005】現在、化学溶液に基づく技術によって、その効果を実証すべく製造・開発が進められている強誘電体装置としては、焦電性検出器、超音波センサ、表面弾性波素子、およびいくつかの電気光学素子が挙げられるが、近年の強誘電体薄膜の研究活動への最大の刺激となっているものは、不揮発メモリの商品化への大きな需要である。前述したように、強誘電体物質は、印加電界を反転することによって反転することができる自発分極を有することを特徴とする。この物質における分極は、

印加された電界によってヒステリシスを示す。即ち、ゼロ電界においては、図1に示すように、安定な二つの等価な分極状態、 $+P_r$ または $-P_r$ が存在する。このような特徴を有するので、電氣的に反転可能な、強誘電体キャパシタ (金属-強誘電体-金属) 構造を有する双安定素子が実現される。これら二つの状態のいずれかをコンピュータメモリ中に「1」または「0」として符号化することが可能であり、また素子のこの状態を維持するための外部からの電界 (電力) の印加を必要としないので、この素子を不揮発メモリ素子と見なすことができる。素子のこの状態を切り替えるためには、 $+E_c$ または $-E_c$ を越える閾値電界 (抗電界) が必要である。必要な印加電圧を低減するためには、強誘電体物質を薄膜化しなければならない。強誘電体薄膜キャパシタを現行のVLSI中に集積することによってはじめて、不揮発性ランダムアクセスメモリ素子が得られる (J.F. ScottおよびC.A. Paz de AraujoによるScience, 246, (1989), 1400-1405を参照)。不揮発性に加えて、強誘電体ランダムアクセスメモリ (FRAM) は、スイッチング速度が早く、動作電圧が低く (5V未満)、動作温度範囲が広くて、しかも耐放射線性に優れているというさまざまな利点を有する。さらにまた、強誘電体薄膜、電極、およびパッシベーション層を別に配置された小型の装置内で堆積することができるので、現行のオンライン方式によるSiまたはGaAsのVLSI製造に何らの変更も加える必要もない。原理的にはFRAMは、キャッシュメモリ中のスタティックRAM (SRAM)、メインシステムメモリ中のダイナミックRAM (DRAM)、およびルックアップ表中のEEPROM (electricallyerasable programmable read only memories) の代わりに最終的には用いることができることになる。

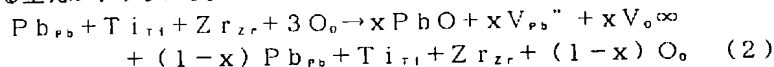
【0006】

【発明が解決しようとする課題】強誘電体薄膜を用いることによって不揮発性RAMには大きな潜在的可能性があるものの、商品化を妨げているものは、強誘電体装置の寿命に悪影響を及ぼす疲労、漏れ電流、エージングなどの劣化問題が深刻であることである。強誘電性酸化物の特性を劣化させる共通の原因は、物質中に酸素空孔などの欠陥が存在することである。疲労の問題については、強誘電体の分極状態が繰り返し反転されるにつれて、その分極率が低下することに留意すべきである。疲労が発生する原因 (I.K. YooおよびS.B. Desu, Mat. Sci. and Eng., B13, (1992), 319; I.K. YooおよびS.B. Desu, Phys. Stat. Sol., a133, (1992), 565; I.K. YooおよびS.B. Desu, J. Int. Mat. Sys., 4, (1993), 490; S.B. DesuおよびI.K. Yoo, J. Electrochem. Soc., 140, (1993), L133を参照) は、酸素空孔の相対的移動、およびそれらが電極/強誘電体界面 (および/または結晶粒界とドメイン境界) にトラップされることの両方にある。これらの欠陥は、(所望の強誘電体相を備えた)

強誘電体膜の加工中に発生し、内因性欠陥および外因性欠陥の二つに分類することができる。外因性欠陥とは、加工中に膜の中に混入される不純物であって、プロセス環境を制御することによって制御可能な不純物である。内因性欠陥は、以下の二つのタイプに分類することができる。即ち、(a) ショットキー欠陥などの化学量論比を維持している欠陥、および、(b) 物質中の化学量論比を変化させる欠陥の二つである。このような欠陥が形*



ここで、 A_A 、 B_B 、および O_O は、それぞれA、BおよびOが占めているサイトを表し、 V_A'' 、 V_B'' 、および V_O^{\bullet} は、A、B、およびO原子の空孔を表し、かつ A_s 、 B_s 、および O_s はそれぞれのショットキー欠陥を表す。化学量論比を変化させる欠陥の典型的な例としては、多成分系酸化物質中で一つ以上の揮発性構成元素が気化するために形成される空孔が挙げられる。PZTの*



内因性欠陥はまた、強誘電体ドメインのスイッチング中に膜内で発生する応力によっても生成される。これらの酸素空孔の相対的な移動、および電極/強誘電体界面（および/または結晶粒界とドメイン境界）へのそれら空孔のトラップが、強誘電性酸化物の劣化をもたらす重要な要因であることは定量的に示されている（S.B. DesuおよびI.K. YooによるJ. Electrochem. Soc., 140, (1993), L133を参照）。この点を説明するために、疲労が発生する場合を参考にすることができる。前述したように、強誘電体薄膜中の疲労は、分極が反転する回数が増すにつれて生じる分極の低下のことである。外部から印加されるa.c.電界（分極の反転を発生させるために必要である）下では、電極/強誘電体界面の不安定性の結果、酸素空孔はその界面に向かって移動する傾向がある。最終的に、これらの欠陥は界面にトラップされて、構造的ダメージが与えられる。このため、物質中の分極が低下する結果となる。

【0009】疲労やその他の劣化の問題を克服するために、可能な解決策が二つ考えられる。第一の解決策は、電極/強誘電体の界面の性質を変化させることにより、トラップする傾向を低下させることである。酸素空孔のトラップを最小限にとどめることができる RuO_3 などのセラミック電極を備えた多層電極構造は、強誘電性酸化物中の疲労の問題を最小限度にとどめるために用いられている（米国特許出願第08/104,861号 (Multilayer Electrodes for Ferroelectric Devices, 1993年8月10日出願)を参照）。第二の解決策は、欠陥密度の制御を包含する。外因性の点欠陥濃度は不純物濃度を低下させるか、不純物の補償を行うことにより最小限にとどめることができる。LaおよびNbのドーピングは、空孔を補償することによりPt電極の上のPZT薄膜の疲労速度を低減する技術として知られている（S.B. Desu, D.P.

* 成される例としては、不揮発メモリに適用すべく最も広範に研究の進められている強誘電体薄膜材料である $Pb(Zr_xTi_{1-x})O_3$ (PZT)を用いる場合が挙げられる。PZTなどのペロブスカイト(ABO_3)強誘電体中のショットキー欠陥は、以下の準化学的反応式により表される (Kroger-Vink表記法による)。

【0007】

10※ 場合は、例えば、最低でも600℃を越える温度での処理が強誘電体ペロブスカイト相を形成するためには必要である。しかしながら、PbO成分は550℃という低温で早くも気化し始めるために、結果として以下の式に示すように酸素空孔および鉛空孔が形成される。

【0008】

VijayおよびI.K. YooによるMat. Res. Soc. Symp., 335 (1994), 53を参照)。内因性欠陥濃度を最小限にとどめるための方策としては、例えば、本質的に欠陥形成エネルギーが高い化合物の選択、および強誘電性を呈する副格子中に揮発性成分を有さない化合物の選択が挙げられる。したがって、疲労やその他の劣化の問題を克服するためのまた別の方策として、強誘電性を呈する副格子中に揮発性成分を含有しない強誘電体化合物の使用を挙げることができる。このような採用基準を満たしている層状構造強誘電性酸化物は、数多く知られている。

【0010】かつては、層状構造酸化物は、強誘電体素子に適用しうる候補として真剣に見なされてはなかった。しかしながら、層状構造材料である Bi,Ti_2O_{12} をスイッチングメモリに適用されるトランジスタ上のゲート材料として用いる試みがなされた (S.Y. WuによるIEE Transactions on Electron Devices, 1974年8月, 499-504頁を参照)。しかしながら、その素子は劣化が早いので、メモリに適用するには適さないものであった (S.Y. WuによるFerroelectrics, 1976, Vol.11, 379-383頁を参照)。層状構造酸化物を用いた実用的素子を開発しようとしても、そのような材料からなる質の高い薄膜を堆積することが不可能であるため、その成功が阻まれてきたのだと信じられている。

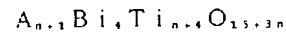
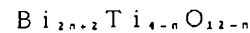
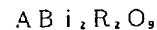
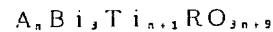
【0011】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、層状構造酸化物による強誘電体薄膜を製造する信頼性の高い堆積プロセスを提供することにある。

【0012】

【課題を解決するための手段】本発明による強誘電体薄膜の製造方法は、化学溶液堆積により基板上に強誘電体層状構造酸化物からなる薄膜を堆積する方法であって、アルコキシド、カルボキシレート、あるいはアセチルア

セトネート、またはこれらの組み合わせの形状である層状構造酸化物の金属元素の混合物と、溶媒とを含有する前駆体溶液を調製する工程と、該前駆体溶液を該基板上に付与し、薄膜を形成する工程と、該膜を有する該基板を一定の時間焼成し、該溶媒を該膜から除去する工程と、該膜を有する該基板を加熱し、結晶性薄膜層状構造酸化物を形成する工程と、を包含し、そのことによって、上記目的が達成される。

【0013】前記強誘電体層状構造酸化物は、好ましくは、以下に示す化合物の少なくとも一つであり、



ここで、AはCa、Pb、Sr、またはBaであり、RはNbまたはTaであり、かつn=0または1である。

【0014】ある実施例では、TaのNbに対する比がおよそ0.4であらう。

【0015】また、ある実施例において、前記基板は、Si、SiO₂被覆のSi、あるいはGaAsの少なくとも一つから構成される半導体、サファイア、ZrO₂、MgO、SrTiO₃、BaTiO₃、あるいはPbTiO₃の少なくとも一つから構成される単結晶絶縁体、および複雑な集積回路の少なくとも一つである。

【0016】前記基板は、Pt、Al、Au、あるいはPdを含有する金属電極、MO_x (0<x<2) (ここで、MはRu、Rh、Ir、Os、ReあるいはLSCO (ランタン-ストロンチウム-コバルト塩) である) を含有する導電性酸化物電極、TiNあるいはZrNを含有する導電性窒化物電極、およびYBa₂Cu₃O_{7-x}、あるいはBi₂Sr₂Ca₂Cu₃O₁₀を含有する超導性酸化物の少なくとも一つを含有する導電性物質により前記基板が被覆されていてもよい。

【0017】前記基板と前記被覆膜とが接着層により隔てられていてもよい。

【0018】ある実施例において、前記前駆体の調製は、加水分解プロセスおよび縮合プロセスを包含する。

【0019】また、ある実施例において、前記溶媒は、アルコール、芳香族炭化水素およびエステル of the 少なくとも一つである。

【0020】また、ある実施例において、前記前駆体は、前記層状構造酸化物の一つ以上の金属元素を1%から80%だけ過剰な量含有する。

【0021】また、ある実施例において、スピンコートプロセス、ディッピングプロセス、スプレープロセス、あるいは塗布プロセスの少なくとも一つを用いて前記前駆体を前記基板に付与する。

【0022】また、ある実施例において、前記焼成は、50℃から250℃の間の温度で行われる。

【0023】また、ある実施例において、前記加熱は、

500℃から850℃の間の温度で行われる。また、ある実施例において、空气中、または、酸素、窒素、アルゴン、あるいはその他の不活性ガスの少なくとも一つからなる制御された雰囲気中で前記加熱が行われる。

【0024】また、ある実施例において、前記一定の時間が1秒から20時間までの間である。

【0025】また、ある実施例において、前記層状構造物質はSrBi₂(Ta_xNb_{1-x})O₉ (0<x<2)の固溶体に属しており、前記前駆体は、ストロンチウム-2-エチルヘキサノエート (Sr(C₂H₅COO)₂、およそ99.8%)、50%過剰なビスマス-2-エチルヘキサノエート (Bi(C₂H₅COO)₃、およそ99%)、タンタルエトキシド (Ta(OC₂H₅)₃、およそ99.95%)、ニオブエトキシド (Nb(OC₂H₅)₃、およそ99.95%) および2-エチルヘキサノ酸 (C₂H₅COOH、およそ99%) であり、前記溶媒はキシレンであり、前記基板はSi/SiO₂/Ti/Ptであり、該前駆体を該基板に付与する前記工程はスピンコート法であり、かつ前記焼成温度は250℃であり、かつ前記焼成時間は3分であり、かつ前記加熱温度は750℃であり、かつ前記加熱時間は1時間である。

【0026】また、ある実施例において、前記強誘電体薄膜の疲労速度が遅く、漏れ電流の量が少ない。

【0027】また、ある実施例は、前記堆積された膜を用いて強誘電体素子、圧電体素子、焦電体素子、または電気光学素子のいずれかを製造する工程をさらに包含する。

【0028】また、ある実施例は、前記堆積された膜を用いて不揮発メモリ素子を製造する工程をさらに包含する。

【0029】また、ある実施例は、前記堆積された膜を用いてキャパシタ素子を製造する工程をさらに包含する。

【0030】

【作用】上述の本発明による強誘電体薄膜の製造方法は、低温で気化する成分を含まない強誘電体薄膜を製造することを可能にする。本発明の製造方法によって得られる強誘電体は層状構造を有する酸化物である。好ましくは、上記層状構造酸化物の材料は、A_nBi_{1-n}Ti_{1-n}RO_{3+n}、ABi₂R₂O₉、Bi_{2+n}Ti_{4-n}O_{12-n}、A_{n+1}Bi₄Ti_{n+1}O_{13+3n}であり、ここでA=Ca、Pb、SrあるいはBaであり、R=NbあるいはTaであり、かつn=0または1である (E.C. SubbaraoによるJ. Phys. Chem. Solids, 23(1962) 665; B. AurivilliusによるArkiv Kemi, 1 (1949) 463; E.C. SubbaraoによるJ. Chem. Phys., 34 (1961) 695; G.A. Smolenski, V.A. IsupovおよびA.I. AgronovskayaによるFiz Tverdogo Tela, 3 (1961) 895を参照)。これらの化合物は擬似正方対称性を有し、擬似正方c軸に沿って(Bi₂O₂)²⁺層の間にペロブスカイトに類似した単位が積層

10

20

30

40

50

した構造を有する。これらの化合物の多数は、自発分極を呈するその副格子中に揮発性成分を全く含有しない。酸素空孔などの欠陥の形成、およびそれによる疲労などの劣化の問題は、このようにして最小限にとどめることができる。

【0031】本発明の強誘電体薄膜の製造方法は化学溶液に基づくプロセスであり、目的の層状構造酸化物の各元素の金属アルコキシド、金属カルボキシレート、あるいは金属アセチルアセトネートの混合物および適切な溶媒を含有する前駆体溶液を合成する工程と、スピンコート法、ディッピング法、スプレー法、あるいは塗布法などの技術によりこれらの溶液を基板物質へ付与する工程と、基板を焼成し、これらの有機物質を前駆体から除去する工程と、アニールを行い、目的の結晶性層状構造酸化物を得る工程を包含し、そのことによって膜質の優れた強誘電体薄膜が得られる。

【0032】本発明に用いられる基板材料は、好ましくは、Pt被覆シリコンウエハ ($\text{Pt}/\text{Ti}/\text{SiO}_2/\text{Si}$)、 RuO_2 被覆シリコンウエハ ($\text{RuO}_2/\text{SiO}_2/\text{Si}$)、サファイア、またはMgOである。好ましくは、素子における金属被覆は、Pt、 MO_x (ここで $\text{M}=\text{Ru}$ 、 Ir 、 Rh 、 Os など)、YBCO (イットリウム-バリウム-銅酸化物)、LSCO (ランタン-ストロンチウム-コバルト塩)、Au、Pd、AlまたはNiである。好ましくは、TaのNbに対する比率は0.4程度である。これらの材料を用いることによって、強誘電体素子の特性及び信頼性が向上する。

【0033】

【実施例】ゾルゲル法およびMOD法を含む化学溶液による製造方法は、粉体、球体、および繊維の製造方法として大いに注目を浴びている。近年、この技術は異なる基板への薄膜もしくは塗膜の製造にも拡張して用いられるようになってきている。この方法は、強誘電体薄膜、高温超電導体、導電性膜、光学膜、および保護膜などを含む薄膜に適用される。化学溶液による堆積プロセスは、本質的に前駆体溶液の調製、加水分解、基板への堆積、溶媒の除去、熱分解、および膜の結晶化という各工程から成る。一般に、溶液による薄膜堆積用のプロセスはゾルゲルプロセスおよびMODプロセスの2つに分類される。MODプロセスについては、熱分解以前に加水分解が行われない。このプロセスは膜の熱分解とアニールとを含むだけなのに対して、ゾルゲルプロセスは加水分解、脱水反応、およびゲルまたは膜への最終的な重合から構成される。通常、MOD法に用いられる有機金属化合物は、金属と有機リガンドとの間のブリッジとして酸素を有する。したがって、MOD法の場合は基板上での有機金属化合物の熱分解中にM-O-M (金属-酸素-金属) 結合が形成される一方で、ゾルゲルプロセスではゲル中にM-O-M結合が生成される。ゾルゲルプロセスでは、溶液は前駆体の加水分解および縮合にゲル化

する。加水分解の工程後、脱水反応によってさらに重合が進行し、こうしてM-O-Mネットワークが形成される。MODプロセスでは、前駆体溶液からの基板上への膜の堆積に続いて、溶媒の除去および熱分解が行われる。

【0034】堆積プロセスは、前駆体溶液を基板上にスピンコートするか、浸漬させるか、吹き付けるか、または塗布することにより達成できる。堆積されたままの湿った膜は、熱分解され相当量の収縮を伴い、乾燥した硬い膜へと変換される。この熱分解中には、厚さ、クラッキング、表面粗さ、残留応力および不均一な核生成などの物理的モルフォロジー上の変動が重要となる。分解反応または重合反応によって残留有機物を除去した後で、湿った膜を複合酸化物 (アモルファス状態) から構成される乾燥した膜に変換する。膜の中の細孔がつぶれる焼結メカニズムによりさらに結晶化が達成され、こうして密度の高い膜が得られる。

【0035】以上のプロセスを行うに当たっては、適切な前駆体を考慮し選択することが最も重要な点の一つである。前駆体および溶媒の性質、それらの濃度、pH値、および粘度は、すべて堆積する膜の質に影響を与える重要な要因である。化学溶液堆積プロセスに用いられる理想的な前駆体は以下の特性を有するべきである。即ち、(1) 金属含有度が高く、(2) 通常の有機溶媒中の溶解度が高く、(3) 常温・常圧で安定であり、(4) 蒸発または融解することなく熱分解することが可能であり、(5) 得られた膜が前駆体の有機物により汚染されず、(6) 多成分系酸化物の場合も各前駆体間に相溶性があり、かつ(7) 毒性を有さないべきである。しかしながら、これらすべての基準を同時に満たすことはできない。例えば、有機リガンドの鎖長が増すにつれて溶解度は通常増大するが、金属含有度は低下する。したがって、前駆体を選択する際には、これらの要件に妥協点を見いださねばならない。基本的に、化学溶液プロセスに用いられる前駆体は3つのそれぞれ異なるクラスに分類される。即ち、(1) 金属アルコキシド $\text{M}(\text{OR})_x$ 、(2) 金属カルボキシレート $\text{M}(\text{OOC-R})_x$ および(3) 金属アセチルアセトネート $\text{M}(\text{C}_5\text{H}_7\text{O}_2)_x$ である。ここで、Mは金属であり、Rはアルキル基であり、かつxは金属の原子価である。金属アルコキシドは通常ゾルゲルプロセスに用いられ、一方MODプロセスはカルボキシレートを用いる。

【0036】強誘電体薄膜の製造用に溶液に基づく方法を用いるプロセスは、つい最近開発されたものである (Swartz, S.L., IEEE Transactions on Electrical Insulation, 25, 5, 1990を参照)。強誘電体の溶液処理についての研究の多くは、 PbTiO_3 、 $(\text{Pb}, \text{La})\text{TiO}_3$ 、 $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ などのペロブスカイト強誘電体に対してなされてきた (K.D. Budd, S.K. DeyおよびD.A. Payne, Br. Ceram. Proc., 36, 1985, 1

07; R.A. Lipeles, D.J. Coleman, および M.S. Leung, Mat. Res. Soc. Symp. Proc., 73, 1986, 665; G. Yi, Z. Wu, および M. Sayer, J. Appl. Phys., 64(5), 1988, 2717; S.L. Swartz, P.J. Melling, および C.S. Grant, Mat. Res. Soc. Symp. Proc., 152, 1989, 227-232; ならびに G.H. Haertling, J. Vac. Sci. Technol., A9(3), 1991, 414(を参照)。しかしながら、この方法による層状構造強誘電体薄膜の製造は成功していない。本発明は、強誘電体層状構造酸化物薄膜の製造方法を提供するものである。強誘電体層状構造酸化物薄膜を製造する本発明のプロセスの有効性を、特定のクラスの強誘電体層状構造物質(即ち、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ - $\text{SrBi}_2\text{Nb}_2\text{O}_9$ の固溶体)を用いた特定の強誘電体素子(即ち、不揮発メモリに適用される強誘電体キャパシタ)の製造に関連して述べる本発明の特定の実施態様(即ち、MODおよびスピコート)により実証する。添付の図面ならびに本明細書中に示す本発明の特定の実施態様はあくまでも実施例に過ぎず、特許請求の範囲に述べた発明を限定するものと解釈されるべきではないことは強調しておきたい。

【0037】図2は、強誘電体物質が層状構造酸化物である強誘電体キャパシタを示す模式図である。強誘電体キャパシタは、シリコン、シリコンチップ上に積層された二酸化シリコン層、ガリウム砒素、 MgO 、サファイアなどを用いることができる基板材料10の頂面上に形成される。もちろん、基板10は、二酸化シリコン層、ポリシリコン層、イオン注入されたシリコン層などを有するシリコンチップ上に形成された各種回路素子を有する多層構造とすることができ、それによって複雑な集積回路を形成できる。基板10の頂面上には、標準的なPVDプロセスまたは前述した薄膜堆積用の化学的プロセスのいずれかを用いて薄い下部電極層12を堆積する。下部電極の材料は、Pt、Au、AlまたはPdなどの金属、 MO_x ($0 < x < 2$) などの導電性酸化物(ここで、 $M = \text{Ru}, \text{Rh}, \text{Ir}, \text{Os}$ あるいは Re)、 TiN および ZrN などの導電性窒化物、または $\text{YBa}_2\text{Cu}_3\text{O}_{7-x}$ 、 $\text{Bi}_2\text{Sr}_2\text{Ca}_2\text{Cu}_3\text{O}_{10}$ などの超導性酸化物を用いることができる。必要な場合は、中間接着層11を設けて下部電極12と基板材料10との間の接着度を改善することができる。例えば、 Si/SiO_2 基板の上にPtを堆積する場合には、Ptと SiO_2 との接着度を高めるために薄いTi中間層を設ける。その後、層状構造酸化物である強誘電体物質13を、後述する本発明のプロセスに従って下部電極12上に堆積する。上部電極14の材料は、その後、シャドウマスクを介して堆積することによって必要な領域上に直接電極を形成するか、あるいは、この材料をいったん強誘電体膜全面上に堆積し、適切にマスキングを施した後に、反応性イオンエッチング、ウェットエッチング、イオンミリング、プラズマエッチングなどの標準的VLSIエッチ

ングプロセスのいずれかを用いてエッチングすることによって、ウエハ上にキャパシタをいくつか形成する。上部電極14の材料は、ここでも下部電極12に用いたものと同じでもよいし、あるいはそれらを組み合わせたものでもよい。必要な場合には、図3に示すように、バッファ層15および16を、強誘電体層13と下部電極12との間、および強誘電体層13と上部電極14との間にそれぞれ追加して積層することもできる。

【0038】本発明の特定の実施態様においては、有機金属分解(MOD)プロセスを用いて出発物質を調製し、スピコートプロセスを用いて $\text{Si}/\text{SiO}_2/\text{Ti}/\text{Pt}$ 基板上に溶液を塗布した。この基板を選んだのは、不揮発ランダムアクセスメモリ用に普及しているためである。この目的のために $x = 0 \sim 2$ の組成を有する $\text{SrBi}_2(\text{Ta}, \text{Nb}_{1-x})\text{O}_9$ 固溶体を層状構造酸化物として選択した。これらの化合物からなる薄膜を製造するための前駆体として、ストロンチウム-2-エチルヘキサノエート($\text{Sr}(\text{C}_2\text{H}_5)_2\text{COO}$)₂、99.8%)、ビスマス-2-エチルヘキサノエート($\text{Bi}(\text{C}_2\text{H}_5)_2\text{COO}$)₂、99%)、タンタルエトキシド($\text{Ta}(\text{OC}_2\text{H}_5)_3$ 、99.95%)、ニオブエトキシド($\text{Nb}(\text{OC}_2\text{H}_5)_3$ 、99.95%)および2-エチルヘキサノ酸($\text{C}_6\text{H}_{13}\text{COOH}$ 、99%)を用い、キシレンを溶媒として用いた。これらの出発物質を調製するためのフローチャートを図4に示す。

【0039】最終的化合物中の金属のモルパーセントに基づき、各金属について前駆体の必要な重さを測定することによりこのプロセスを開始した。ある場合、例えばビスマス前駆体を用いる場合には、熱分解中のビスマス酸化物の気化を補償するために過剰な重量の前駆体を加えた。2-エチルヘキサノ酸を加えてTaエトキシドおよびNbエトキシドをエチルヘキサノエートに変換し、これらの前駆体のストロンチウムエチルヘキサノエートおよびビスマスエチルヘキサノエートに対する溶解度を高めた。この酸をタンタルエトキシドおよびニオブエトキシド中に十分な量だけ加えて、この変換を完成させた。加える溶媒(キシレン)の重量/体積は最終段階の前駆体の必要な濃度に従って定めた。溶媒としては、キシレンなどの芳香族炭化水素やアルコール及びエステルを用いることができる。第1の工程(図4を参照)では、所定量のタンタルエトキシドおよびニオブエトキシドを予め測定した量の2-エチルヘキサノ酸に加えた。この溶液を100~120°Cで30分間攪拌し、金属エトキシドから金属ヘキサノエートへの変換を達成した。冷却後、化学量論量のストロンチウム-2-エチルヘキサノエートを加え、この溶液を125~140°Cで30分間攪拌した。この後、ビスマス-2-エチルヘキサノエート前駆体を加えた。このセクションで後に述べるように、50%過剰の前駆体を加えると膜に良好な強誘電特性が与えられることが判明した。得られた溶液を130~150°Cで10~20時

間の間攪拌し、上記前駆体の完全な混和性を確認した。その後、 $0.45\mu\text{m}$ のフィルターを用いてこの混合物を濾過し、溶液中に不純物として存在している可能性のあるすべての種類の粒子を除去した。この濃縮された前駆体溶液中に溶媒であるキシレンを加え、この溶液の濃度を 0.1mol/リットル にした。

【0040】その後、 0.1mol/リットル 溶液を3インチの $\text{Si/SiO}_2/\text{Ti/Pt}$ ウエハ上へスピンコートすることによって、これらの固溶体からなる薄膜を調製した。このプロセスでは、コート毎に形成される膜厚を、前駆体の濃度、回転速度および回転時間により制御する。また、スピンコート・焼成プロセスを数回繰り返して行い、所望の膜厚を得ることもできる。この特定の実施態様においては、1分につき1500~2000回転(rpm)の速度で回転させた基板に前駆体溶液の水滴を滴下した。ウエハは常温・常圧で合計20~40秒の間回転させた。その後、このウエハを $220\sim 250^\circ\text{C}$ で1~3分間焼成し、これらの膜から有機物を確実に除去した。この*

* スピンコート・焼成プロセスを数回繰り返して行い、異なる厚さを有する膜を得た。これらの膜厚は、走査型電子顕微鏡法(SEM)および角度可変分光エリブソメトリ法(VASE)により別々に決定した。一例として、各種スピンコート・焼成サイクルを行って得られた $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT)膜および $\text{SrBi}_2\text{Nb}_2\text{O}_9$ (SBN)膜の厚さを表1および表2に示す。その後、酸素雰囲気下、温度 750°C で3時間の間、従来のチューブ型炉を用いてこれらの薄膜を含有するウエハをアニールした。この熱処理により膜中のすべての種類の溶媒および構成元素を除去し、密度の高い膜を生成した。このアニール工程は膜の結晶化のために行った。このプロセスにおける結晶化は、膜中の細孔がつぶれる焼結メカニズムにより達成され、このようにして密度の高い膜が得られる。この熱処理工程は、空气中、または、窒素、アルゴンや他の不活性ガス中で行ってもよい。

【0041】

【表1】

処理	1回	2回	3回	4回	5回	方法
厚さ	1094	2085	3403	4150	5254	VASE
Å		2000	3000	4000	5000	SEM

【0042】

※ ※【表2】

処理	1回	2回	3回	5回	方法
厚さ	860	2190	2730	4750	VASE
Å		2000	3000	5000	SEM

【0043】強誘電体膜のマイクロ構造、組成、および結晶相は、素子の特性を制御する決定的要素である。したがって、 $\text{Si/SiO}_2/\text{Ti/Pt}$ 基板上に堆積した $\text{SrBi}_2(\text{Ta}_x\text{Nb}_{2-x})\text{O}_9$ (SBTN)膜の特性を、まずその光学的特性、マイクロ構造、組成および結晶相のそれぞれについて、分光エリブソメトリ法、走査型電子顕微鏡(SEM)法、x線光電子分光(XPS)法、エネルギー分散型分光(EDS)法、およびx線回折(XRD)法といった方法を用いることによって決定した。角度可変分光エリブソメトリ法を用いて、堆積した膜の厚さおよび光学定数を決定した。エリブソメトリ角 Δ および θ を、入射角 70° 、 75° および 80° における波長($250\text{nm}\sim 1000\text{nm}$)の関数として測定した。コーシーの分散関係を推定し、膜厚および膜の屈折率を計算するのに用いた。 750°C で3時間アニールしたSBT膜およびSBN膜に対する波長の関数としての屈折率および消光係数のプロットを図5および図6に示す。これらの膜の厚さをおよそ 200nm に決定した。得られた屈折率は、対応するバルク化合物の観察した屈折率に近接していたので、非常に良好な膜充填密度を表示している。このことを、走査型電子顕微鏡法

を用い、膜の表面モルフォロジーを観察することによってさらに確認した。図7および図8はそれぞれ、 750°C で3時間アニールしたSBT膜およびSBN膜から得られたSEM顕微鏡写真の典型例を示している。これらの膜には亀裂がなく、高密度で分子レベルが均一なマイクロ構造を示した。以上のような条件の下にアニールしたSBT膜およびSBN膜の平均粒子サイズは、約 $0.2\mu\text{m}$ であった。これらの膜の組成は、EDS法(膜のバルク)およびXPS法(膜の表面)を用いて決定した。 50% 過剰なビスマスを加え、温度 750°C で3時間アニールしたSBT膜上に得られた結果を表3に示す。これらの結果から明らかなように、得られた結果と予想した組成の間には十分な一致が見られる。これは、多成分系膜の堆積にMODプロセスを用いる主要な利点の一つである。これらの膜の最終的組成は、前駆体の化学量論量および化学量論特性に密接に関わっている。この特定の実施態様において用いた出発物質は、組成制御上の要件を十分に満たしているものである。

【0044】

【表3】

15			
組成 原子濃度 %	Si	Bi	Ta
式量	15.7	50	33.3
EDSの値			
750℃	16.73	49.49	33.79
ESCAの値			
750℃	18.92	45.53	35.30

【0045】X線回折分析を行い、このような堆積条件下で形成された相を決定した。図9は、400℃、600℃、650℃および750℃で3時間アニールしたS B T膜から得られた回折パターンを示している。このX R Dデータからわかるように、400℃でアニールしたこれらの膜は非晶質であった。結晶相の形成は、600℃に近い温度で開始し、750℃に近い温度で完了した。このデータから観察できるように、750℃でアニールした膜は、(115)、(200)、(00・10)、(220)、(20・10)および(315)面の強い回折ピークを示している。アニール温度が750℃の場合、1時間アニールすることによって、3時間アニールすることによって得られた膜と同様の膜が得られる。

【0046】最終的には、膜の強誘電特性および劣化特性が膜の実用的適用性を決定する。この特定の実施態様においては、強誘電体キャパシタの不揮発メモリへの適用性を試験した。P t電極を備えた膜のヒステリシス特性を標準的R T 6 6 A強誘電体試験装置（ラジアンテクノロジー製）を用いて測定した。上部電極は、シャドウマスクを用い、R Fスパッタリングによって面積 $2.1 \times 10^{-4} \text{ cm}^2$ に堆積した。図10は、S B N膜の、電圧5 V印加時のヒステリシス特性を示している。ヒステリシスループはこの電圧で十分に飽和されており、 $9 \mu \text{ C/cm}^2$ の2 P₁値を得た。これらの膜に対する疲労試験は、パルスジェネレータから入力した周波数1 M H zの5 V方形波a . c .信号を用いて行った。図11は、10³サイクルまで行われた疲労試験の結果を示している。これらの膜は、このサイクルを行うまで疲労を全く示しておらず、10³サイクルを行った後も分極の損失はわずか4%にすぎず無視できる値である。図12に示すように、疲労試験を行った後の膜のヒステリシス特性を測定することによりこのことを確認した。これらの膜のヒステリシス特性は、疲労試験を行う前と行った後とで類似している。これらの膜に対する漏れ電流密度の値を、印加電圧の関数として測定した。5 Vの電圧を印加した時に、これらの膜は $2 \times 10^{-8} \text{ A/cm}^2$ の漏れ電流密度を示した。

【0047】本発明による層状構造酸化物が、先行技術により製造した物質よりもはるかに優れていることをこ

れらの結果は明確に示している。本発明のプロセスにより、素子に適用できるほど質の高い強誘電性を有する層状構造酸化物薄膜を製造できる新規な方法が提供できる。以上、図面を参照しながら記載した特定の実施態様は、あくまでも例示を目的としたものであり、添付の請求の範囲に記載する発明を限定するものと解釈されるべきものではない。例えば、本発明のプロセスは、強誘電体不揮発性ランダムアクセスメモリに適用するための、質の高い層状構造酸化物による薄膜の製造にも用いることができる。このプロセスを、圧電性、焦電性、電気光学的装置などのための他の用途で、これらの物質を製造するためにも適用しうる。このプロセスは、本発明で特定の記載した（キャパシタ）以外の構造（異なる大きさのものでありうる）にこれらの物質を堆積させるためにも適用しうる。また、このプロセスを修正してさらに追加的の工程を行うこともできる。しかしながら、本発明の基本概念はその場合も同じである。

【0048】

【発明の効果】本発明の強誘電体薄膜の製造方法は、低温で気化しやすい成分を含まない層状構造酸化物からなる強誘電体薄膜を製造する信頼性の高い化学溶液に基づくプロセスを提供する。従って、本発明の製造方法によって得られる強誘電体薄膜を用いることによって、不揮発メモリにおける疲労、時間依存性の誘電破壊およびエージングなどの劣化の問題を克服することが可能となる。

【0049】本発明の製造方法によって得られる強誘電体薄膜は優れた特性と信頼性を有しており、キャパシタ、不揮発メモリ素子、焦電赤外線センサ、光学表示素子、光学スイッチ、圧電トランスデューサ、および表面弾性波素子などの各種素子に適用することができる。

【図面の簡単な説明】

【図1】強誘電体物質の典型的なヒステリシスループを示す図である。

【図2】典型的な強誘電体キャパシタを示す模式図である。

【図3】バッファ層を備えた強誘電体キャパシタを示す模式図である。

【図4】本発明の特定の実施態様を用いて $\text{S r B i}_{1-x}(\text{T a}_x\text{N b}_{1-x})\text{O}_3$ ($0 < x < 2$)膜を調製するためのフローチャートを示す模式図である。

【図5】S B T膜の屈折率および消光係数を波長の関数として示す図である。

【図6】S B N膜の屈折率および消光係数を波長の関数として示す図である。

【図7】P t電極上に750℃で3時間アニールしたS B T膜のミクロ構造を示す図である。

【図8】P t電極上に750℃で3時間アニールしたS B N膜のミクロ構造を示す図である。

【図9】アニール温度の関数としてS B T膜上に得られ

たXRDパターンを示す図である。

【図10】疲労サイクルを行う前のPt/SBN/Ptキャパシタのヒステリシス特性を示す図である。

【図11】印加電圧5V、周波数1MHz（バイポーラ方形波）でのPt/SBN/Ptキャパシタの疲労のふるまいを示す図である。

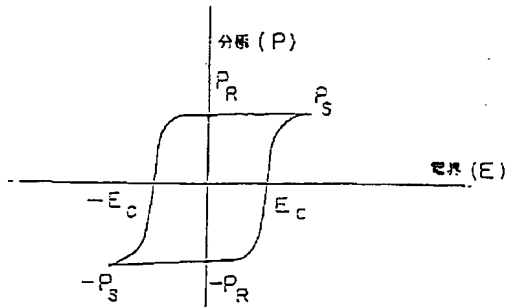
【図12】疲労サイクルを行った後のPt/SBN/P*

*tキャパシタのヒステリシス特性を示す図である。

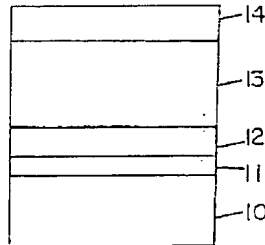
【符号の説明】

- 10 基板
- 11 中間接着層
- 12 下部電極層
- 13 強誘電体層
- 14 上部電極

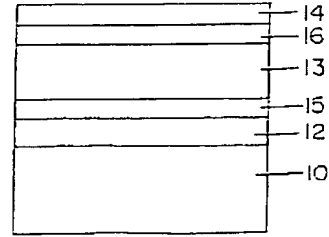
【図1】



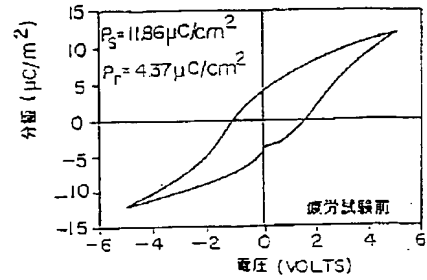
【図2】



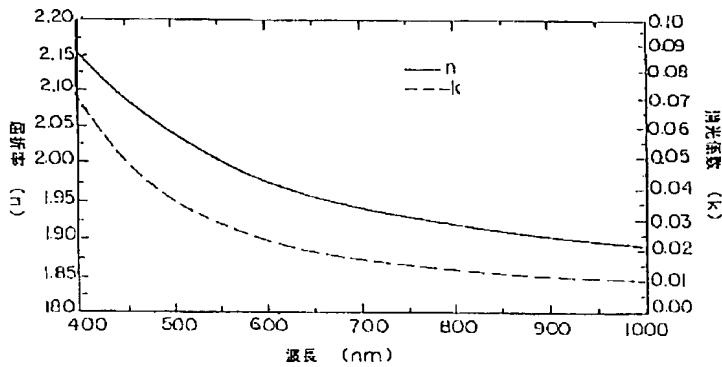
【図3】



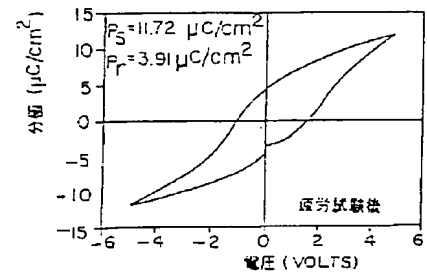
【図10】



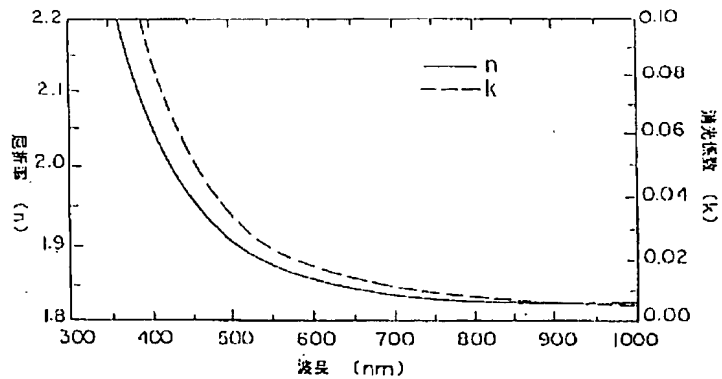
【図5】



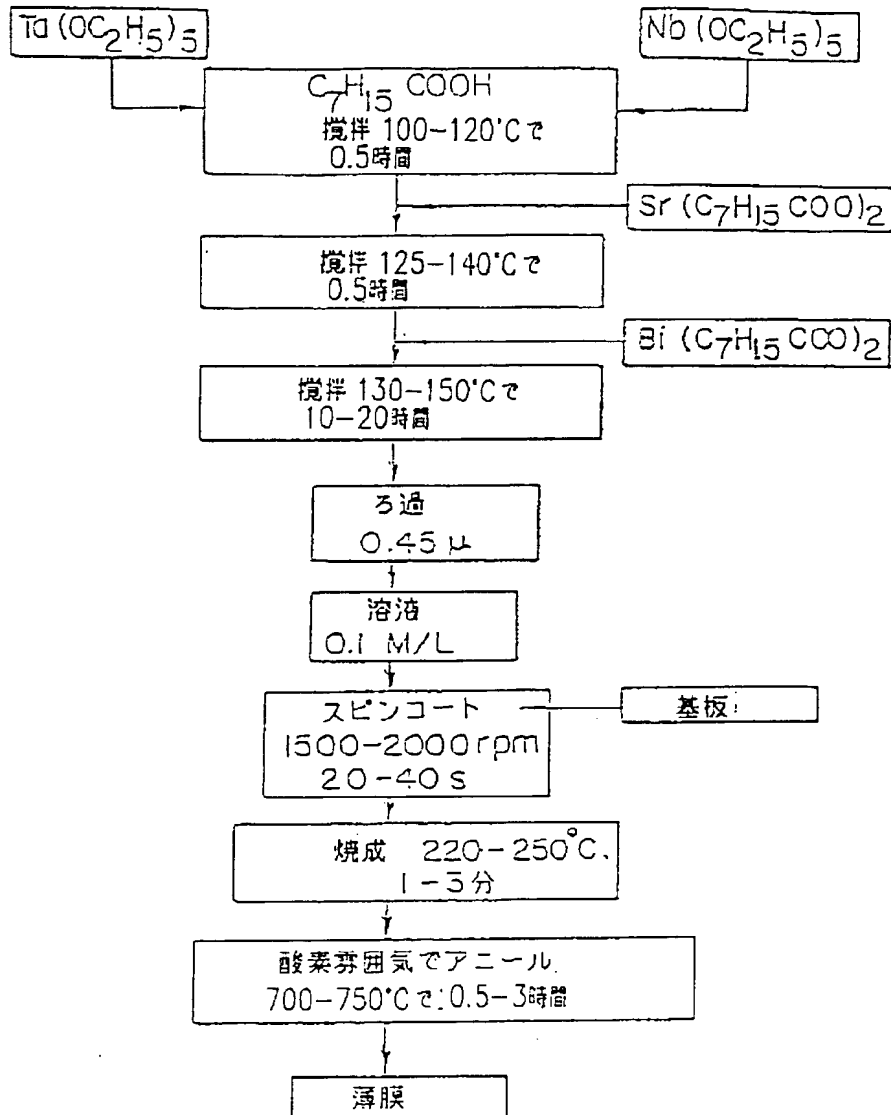
【図12】



【図6】



【図 4】

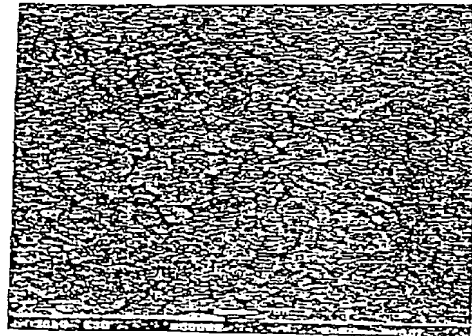


【図7】



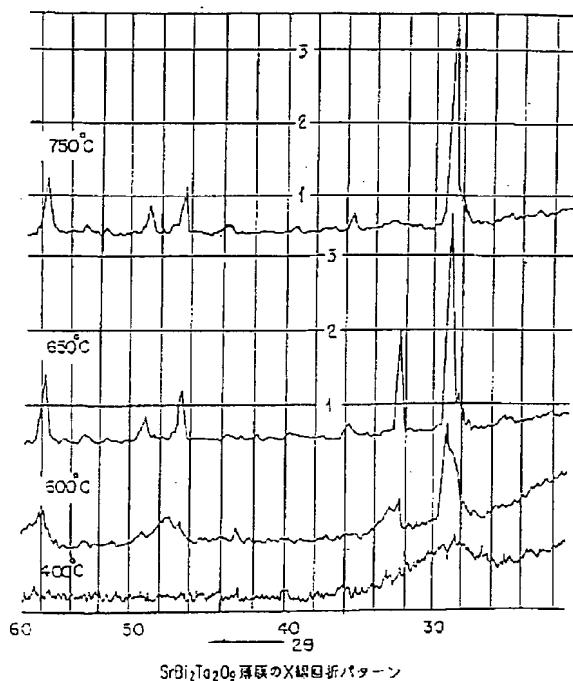
SBT薄膜のミクロ構造

【図8】

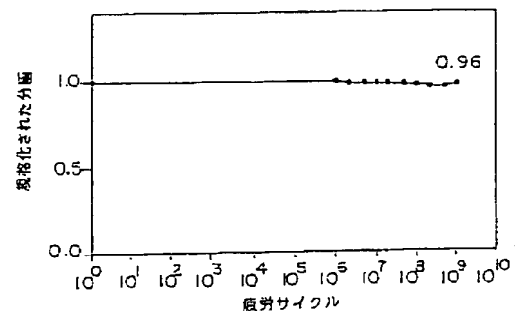


SBT薄膜のミクロ構造

【図9】



【図11】



【手続補正書】

【提出日】平成7年6月28日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】図7

【補正方法】変更

【補正内容】

【図7】Pt電極上に750℃で3時間アニールしたS

BT膜のミクロ構造を示すSEM顕微鏡写真である。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】図8

【補正方法】変更

【補正内容】

【図8】Pt電極上に750℃で3時間アニールしたS

BN膜のミクロ構造を示すSEM顕微鏡写真である。